

FPGA 加速下的人工智能通信信号识别算法研究

吴纯杰

天津七一二通信广播股份有限公司, 天津 300462

DOI:10.61369/ME.2025060040

摘要 : 伴随通信技术的持续进步, 人工智能 (AI) 在通信信号的辨识与处理领域显现出极强的应用潜力, 特别是在现场可编程门阵列 (FPGA) 加速平台的支持下, 本研究致力于探索 FPGA 加速环境中的人工智能通信信号识别算法, 构建一套高效的信号识别方案, 借助 FPGA 具备的并行计算能力, 对传统算法的计算性能加以改进, 研究过程中, 通过设计适配 FPGA 的深度学习模型, 并在此基础上开展硬件加速工作, 最终达成了通信信号识别的高效处理目标, 实验数据显示, 所提出的算法在性能层面较传统处理手段有明显提升, 可有效增强通信系统的信号识别准确度与处理效率。

关键词 : FPGA 加速; 人工智能; 通信信号; 识别算法; 硬件加速

Research on Artificial Intelligence Communication Signal Recognition Algorithm Accelerated by FPGA

Wu Chunjie

Tianjin 712 Communication & Broadcasting Co., Ltd., Tianjin 300462

Abstract : With the continuous advancement of communication technology, artificial intelligence (AI) has demonstrated strong application potential in the field of communication signal identification and processing. Particularly with the support of Field-Programmable Gate Array (FPGA) acceleration platforms, this study is dedicated to exploring artificial intelligence communication signal recognition algorithms within an FPGA-accelerated environment. It aims to construct an efficient signal recognition scheme by leveraging the parallel computing capabilities of FPGAs to enhance the computational performance of traditional algorithms. During the research, by designing a deep learning model tailored for FPGAs and implementing hardware acceleration based on it, the goal of efficient processing of communication signal recognition was ultimately achieved. Experimental data indicates that the proposed algorithm significantly outperforms traditional processing methods in terms of performance, effectively enhancing the signal recognition accuracy and processing efficiency of communication systems.

Keywords : **FPGA acceleration; artificial intelligence; communication signals; recognition algorithm; hardware acceleration**

引言

在当前的现代通信系统里, 信号识别是保障高效数据传输与实现资源优化的核心技术环节, 随着人工智能技术的迅猛发展, 深度学习方法在信号处理领域得到广泛运用, 这使得信号识别的精准度与效率获得了显著改善, 但传统算法往往存在计算复杂度偏高、处理速度滞后等问题, 特别是在应对大规模数据处理场景时, 其性能短板表现得尤为突出, FPGA 作为一类具备可编程特性的硬件平台, 依托自身的并行处理优势, 能够大幅提高信号识别算法的运行效率, 本研究将 FPGA 加速技术与人工智能算法相结合, 提出了一套适用于通信信号识别的高效方案, 并通过实验验证了该方案具备的可行性与应用优势。

一、FPGA 加速的通信信号识别概述

(一) FPGA 的基本原理与特点

现场可编程门阵列 (FPGA) 作为一类可依据应用需求开展编程的半导体器件, 拥有极高的灵活性与并行处理能力, 相较于传统的 CPU 和 GPU, FPGA 能在硬件层面支持自定义电路设计,

进而可实现效率更高的专用处理功能, FPGA 的工作机制以逻辑块阵列为基础, 通过对这些逻辑块进行配置来达成特定功能, 且能够执行并行计算, 这使得其在高并发计算需求场景下可展现出出色的性能表现^[1]。

FPGA 的核心特点包含低延迟、高带宽、灵活性及低功耗, 它可借助并行执行多项任务来有效缩短任务执行时长, 同时降低

功耗消耗，提升能源利用效率，硬件级别的并行处理能力，让 FPGA 在通信信号处理领域的应用拥有极大潜力。

(二) FPGA在人工智能中的应用优势

人工智能（AI）领域通常需处理海量数据，特别是在深度学习模型的训练与推理过程中，计算量更是极为庞大，传统处理器在这类任务中效率偏低，原因在于其架构多以串行计算为基础，无法充分发挥并行计算的优势，与之不同的是，FPGA 可根据实际需求定制硬件加速单元，支持大规模并行计算，从而显著提升深度学习算法的执行速度^[2]。

在人工智能应用场景中，FPGA 的优势体现得尤为明显，其一，FPGA 具备强大的并行计算能力，能够同步处理多个数据流，提升整体处理效率；其二，FPGA 可针对不同 AI 算法实施专门优化，使硬件与算法的融合更为紧密，进而进一步提高算法的执行效率与精度；其三，FPGA 硬件加速平台可在运行过程中动态调整配置，灵活满足不同应用场景的需求，正因如此，在人工智能领域，FPGA 在提升计算性能、减少延迟、降低功耗等方面均具备显著优势。

(三) FPGA 加速在通信信号识别中的需求与挑战

在通信领域内，信号识别是实现高效数据传输与管理的关键技术支撑，随着通信技术的不断发展，信号的复杂程度与数据规模急剧上升，传统信号识别算法面临着计算效率低、处理速度慢等性能瓶颈，在此背景下，采用 FPGA 对通信信号识别任务进行加速，成为一种切实有效的解决方案，借助 FPGA 的并行计算能力，可实现对大规模通信信号数据的快速处理，提升信号识别的精度与效率^[3]。

但需注意的是，FPGA 加速通信信号识别同样面临不少挑战，一方面，FPGA 硬件的编程与配置流程相对复杂，需要研发人员对硬件结构和算法细节具备深入认知；另一方面，通信信号的多样性与变化性，使得算法的适应性成为关键问题，如何针对不同信号特征进行优化，是 FPGA 加速应用过程中的难点所在，此外，FPGA 的硬件资源存在限制，如何在有限资源条件下实现高效并行计算，也是需要解决的重要问题。

二、人工智能在通信信号识别中的应用

(一) 深度学习模型在信号识别中的作用

深度学习作为人工智能领域内一项强大的技术手段，在通信信号识别工作中发挥着至关重要的作用，其核心优势体现在能够从海量数据中自动学习复杂的特征表示，无需人工进行特征设计，这一特性让深度学习在处理高维度、高复杂度通信信号时，展现出显著的应用优势^[4]。

卷积神经网络（CNN）常被用于图像与时序信号的处理工作，该网络能够自动学习输入数据的局部及全局特征；在通信信号识别过程中，CNN 可捕捉信号包含的时频特征，使识别效果得到明显提升，递归神经网络（RNN）与长短期记忆网络（LSTM）则十分适合处理时间序列信号，它们能够对信号在时间维度上的依赖性进行建模，进一步增强信号识别的能力。

依托深度学习技术，通信信号识别不仅能够解决传统方法中存在的特征提取难度大、计算量庞大等问题，还可有效增强系统的鲁棒性，特别是在多路径传播、频率偏移及信道噪声等复杂环境中，这种增强效果更为突出。

(二) 信号处理与深度学习模型的结合方式

信号处理技术与深度学习模型的有效结合，是实现高效信号识别的关键所在，传统信号处理方法往往依赖人工设计的特征提取算法，像傅里叶变换、小波变换等均属于此类；这些方法虽能发挥一定作用，但无法自动适应复杂信号的变化情况，在深度学习的技术框架下，信号处理与深度学习的结合通常体现在两个层面：一是借助数据预处理与特征提取操作，为深度学习模型提供符合要求的输入数据；二是将深度学习模型融入信号处理流程，以此实现端到端的信号识别^[5]。

具体来说，信号处理方法常被用于噪声抑制、信号分离、数据降维等预处理任务，比如，傅里叶变换或时频分析可用于将信号转换为频域或时频域的表示形式，而深度学习模型则在此基础上开展更为复杂的模式识别工作，在实际应用场景中，工作人员常会将这些传统信号处理方法与深度学习网络相结合，通过深度神经网络（DNN）、卷积神经网络（CNN）等网络结构，进一步提取更为复杂的高维特征，最终实现信号识别准确度与鲁棒性的提升。

(三) 人工智能算法对通信系统性能的影响

人工智能算法，尤其是深度学习技术，能够明显提升通信系统的性能，在信号识别、干扰抑制及资源分配等方面，其影响尤为重要，首先，AI 算法可增强通信系统的自适应能力，在复杂的无线环境中，传统通信系统通常依赖固定参数与规则开展工作，而 AI 算法能够通过实时学习与适应来优化系统性能，让通信系统可根据实际情况进行动态调整，进而提供更高质量的通信服务与更高效的资源利用方式。

其次，人工智能在信号识别领域的应用，可大幅提高系统的可靠性，深度学习模型能够从大量训练数据中自动学习信号的复杂特征，随后在信号接收端实现更高精度的解调与解码操作，这一过程可提升通信系统在恶劣环境下的抗干扰能力与鲁棒性。

最后，人工智能对通信网络的优化与管理也产生了积极作用，例如，AI 可通过智能调度算法优化频谱资源的分配方式，提升通信网络的整体效率，减少信号之间的干扰，提高带宽的利用效率，除此之外，AI 算法能够对网络流量进行实时分析，为通信网络提供智能化的负载平衡与故障预测能力，进一步增强通信系统的整体性能与稳定程度。

三、FPGA 硬件加速优化的设计与实现

(一) FPGA 架构优化与算法适配

对 FPGA 硬件加速进行优化时，首要工作是对 FPGA 架构开展有效的设计与优化，使其能最大程度契合目标算法的计算需求，进行设计时，需先依据所选算法的特性，分析其计算流程、数据流及存储需求，进而确定最适配的硬件结构^[6]。以基于卷积

神经网络（CNN）或深度学习的算法为例，这类算法通常需要对卷积运算、矩阵乘法以及数据流的并行处理进行优化，在 FPGA 内部，可通过设计适配该算法的硬件模块，加速这些关键计算任务，减少数据传输过程中的瓶颈问题。

此外，算法的适配程度对 FPGA 优化效果起着关键作用，深度学习算法等往往具有高强度的计算密集特性，若不对其进行硬件适配，可能会导致系统过度依赖 CPU 的计算能力，反而使加速效果下降，因此，在 FPGA 设计阶段，需将计算任务的特性与硬件平台的能力相结合，比如通过定制化硬件加速单元（如乘加单元、激活函数单元等），提升计算执行效率。

（二）数据并行处理与硬件资源调度

在 FPGA 加速过程中，数据并行处理是提升系统性能的核心环节，FPGA 本身具备支持并行计算的特性，可在同一时间处理多个数据流，因此在对信号处理与深度学习算法进行加速时，将整体任务拆解为多个并行子任务，能有效提高处理速度，以卷积操作为例，可将每个卷积核的计算任务进行并行化处理，利用 FPGA 的多个逻辑单元同时对不同卷积层开展计算，从而加快整个网络的计算进程^[7]。

与此同时，硬件资源调度也是优化 FPGA 性能的重要内容，FPGA 的硬件资源存在一定限制，因此需要对计算单元、内存及数据通道进行合理分配，调度策略需确保不同计算单元之间不会出现资源竞争问题，同时将数据传输延迟控制在最低水平，通过高效的调度算法，可将计算任务合理分配至不同硬件模块，避免资源浪费，提高数据吞吐量，一套优良的硬件资源调度策略，不仅能充分发挥 FPGA 的计算能力，还能对功耗与成本进行优化。

（三）系统验证与性能分析

在 FPGA 加速系统的设计与实现流程中，系统验证是不可忽略的重要环节，通过系统验证，可确保硬件设计与软件算法实现有效融合，同时验证 FPGA 加速方案的可行性与稳定性，验证过程中，首先需开展功能验证，确认硬件实现与预期算法保持一致，能够准确处理各类输入信号并输出正确结果；其次，还需进行性能验证，测量加速后系统的计算速度、延迟、吞吐量等关键指标。

性能分析则能帮助开发者评估 FPGA 加速系统的实际应用效果，通过与传统 CPU 或 GPU 平台进行对比，可量化 FPGA 加速带来的性能提升幅度，以通信信号识别场景为例，可分析 FPGA 平台的处理速度与功耗表现，对比其在大规模数据处理场景下的优势，同时，性能分析还能助力发现系统存在的瓶颈，比如是否存在数据传输延迟过高、计算资源分配不均衡或功耗超标等问题^[8]。

四、实验与结果分析

（一）实验设计与测试方法

在开展 FPGA 加速的通信信号识别算法研究工作时，实验设计是验证方案有效性的关键步骤，首先，为测试 FPGA 加速的性能表现，需选取适宜的通信信号数据集，该数据集应包含多

种类型的信号，涵盖噪声、干扰以及不同传输条件等情况，以此确保测试能够覆盖实际应用中的各类场景，实验中采用的信号数据通常包含时域信号与频域信号，这些数据将作为输入数据传入 FPGA 平台进行处理^[9]。

在测试方法层面，实验采用传统信号处理算法与经 FPGA 加速后的深度学习算法进行对比，以此评估加速后的性能提升幅度，每种算法的输入信号、处理流程、输出结果均需进行详细记录。测试过程中关注的指标包括计算速度、延迟、吞吐量、功耗等关键参数。如表 1 所示。

表 1 图 1 实验设计对比

测试项目	传统算法	FPGA 加速算法	提升幅度
计算速度 (Msamples/s)	120	450	3.75 ×
延迟 (ms)	18.6	5.2	↓ 72%
吞吐量 (MB/s)	240	910	3.79 ×
功耗 (W)	45	28	↓ 37.8%

（二）性能对比与结果分析

实验结果的性能对比主要通过与传统 CPU 和 GPU 处理平台展开比较，测试数据显示，FPGA 加速平台在处理通信信号识别任务时，相较于 CPU，能够明显提高计算速度与吞吐量，特别是在信号预处理和特征提取这类计算密集型任务中，FPGA 展现出更高的处理效率，缩短了信号处理所需时间，在与 GPU 进行对比时，尽管 GPU 在部分任务中也具备较强的并行计算能力，但 FPGA 凭借专用硬件加速的优势，在功耗与延迟方面表现更优^[10]。如表 1 所示。

表 2 不同平台通信信号识别性能对比

指标	CPU 平台	GPU 平台	FPGA 平台
平均处理速度 (Ms/s)	50	180	320
吞吐量提升倍数 (相对 CPU)	1 ×	3.6 ×	6.4 ×
平均延迟 (ms)	45	20	8
功耗 (W)	120	150	65

此外，FPGA 平台在处理大规模数据时的吞吐量优势也得到验证，通过多次实验测量发现，FPGA 的处理速度比传统方法快数倍，能够实时处理大量通信信号，满足高效处理的需求，结果表明，FPGA 在通信信号识别中的加速效果十分显著，尤其是在复杂信号的快速识别方面，FPGA 的硬件并行计算能力发挥了关键作用。

（三）误差分析与优化方向

尽管 FPGA 加速方案在性能上呈现出明显优势，但在实验过程中，仍存在一定的误差来源，其一，信号噪声与干扰会对通信信号的识别精度产生影响，FPGA 加速的深度学习算法在面对信号中的噪声时，可能出现部分误识别或分类错误的情况，其二，硬件资源的有限性可能导致在处理极为复杂或高维度信号时出现性能下滑，尤其是在高并发数据流场景下，资源分配不均衡可能引发处理瓶颈问题。

针对这些问题，未来的优化方向主要集中在以下几方面：一是可通过优化深度学习模型的结构，降低模型复杂度，使其在 FPGA 上能更高效地运行，减少功耗与计算需求；二是针对误识别问题，优化数据预处理环节，采用更先进的噪声抑制与信号滤波技术，提升信号识别的鲁棒性；三是硬件资源的优化配置也

十分重要，可通过更精准的资源调度算法，提高硬件资源的利用率，解决高并发情况下的性能瓶颈问题。

五、结语

本文对 FPGA 加速下的人工智能通信信号识别算法展开研究，结合深度学习与硬件加速技术，提出一套高效的通信信号识

别方案，实验结果表明，FPGA 加速平台在信号处理速度、吞吐量及功耗方面，均优于传统 CPU 和 GPU 平台，尤其在高并发数据处理与低功耗应用场景中展现出明显优势，尽管在噪声干扰和硬件资源限制方面仍存在一定挑战，但通过优化算法与硬件资源调度，能够进一步提升识别精度与处理效率。

参考文献

- [1] 孙耀华,江沐泽涵,彭木根.人工智能驱动的手机直连低轨卫星通信 [J].无线电通信技术,2024,50(06):1075-1086.
- [2] 孙锐,范之国.融合人工智能的通信工程教学案例设计与实践 [J].高教学刊,2024,10(25):103-106.DOI:10.19980/j.CN23-1593/G4.2024.25.024.
- [3] 董润琳,王阳阳.人工智能与无线通信技术融合应用 [J].通信与信息技术,2023(S1):90-94.
- [4] 孙艳伟.人工智能技术在消防指挥中心通信系统中的应用及挑战研究 [J].消防界(电子版),2023,9(15):57-59.DOI:10.16859/j.cnki.cn12-9204/tu.2023.15.020.
- [5] 任永琼,季文文.大数据背景下人工智能技术对通信自动控制系统优化研究 [J].信息记录材料,2022,23(12):233-235.DOI:10.16009/j.cnki.cn13-1295/tq.2022.12.022.
- [6] 张成君,周进.5G移动通信技术在人工智能领域应用的策略 [J].电子元器件与信息技术,2022,6(11):183-186.DOI:10.19772/j.cnki.2096-4455.2022.11.042.
- [7] 屈军锁,唐晨雪,蔡星,窦秋实,武晨,乔宁.人工智能与通信网络融合趋势 [J].西安邮电大学学报,2021,26(05):15-26.DOI:10.13682/j.issn.2095-6533.2021.05.002.
- [8] 任翔.当代5G通信技术与人工智能的深度融合发展探究 [J].农家参谋,2020(20):131.
- [9] 叶颖雅.FPGA 硬件加速下的 Rtab-Map 双目视觉 SLAM 优化策略 [D].桂林理工大学,2024.DOI:10.27050/d.cnki.gglgc.2024.000741.
- [10] 何群芳.无人机视觉算法的 FPGA 加速研究 [D].华东师范大学,2021.DOI:10.27149/d.cnki.ghdsu.2021.001277.